

Title: Apparatus and method for automatic CPU speed control			
Application Number:	99814849	Application Date:	1999.12.15
Publication Number:	1338067	Publication Date:	2002.02.27
Approval Pub. Date:		Granted Pub. Date:	2004.04.14
International Classification:	G06F1/32		
Applicant(s) Name:	Siemens Information and Communication Networks Inc.		
Address:			
Inventor(s) Name:	S. Shaffer, W.J. Beyda		
Attorney & Agent:	wu limeng		
Abstract			

CN1338067  
Abstract

A CPU speed control system for use in devices having microprocessors or microcontrollers which may also be operated using battery power. The system includes a programmable frequency synthesizer for providing the CPU and other system buses in the device with a variable clocking frequency based on the application or interrupt being executed by the device. The frequency synthesizer output may be dynamically varied according to a particular application or task that is to be executed by the device or based on total CPU usage. The operating system of the device and the CPU are both capable of controlling the frequency synthesizer output to ensure that the CPU is operating at the most power efficient level possible.

[19] 中华人民共和国国家知识产权局

[51] Int. Cl<sup>7</sup>

G06F 1/32



# [12] 发明专利说明书

[21] ZL 专利号 99814849.0

[45] 授权公告日 2004 年 4 月 14 日

[11] 授权公告号 CN 1145870C

[22] 申请日 1999.12.15 [21] 申请号 99814849.0

[30] 优先权

[32] 1998.12.21 [33] US [31] 09/217,693

[86] 国际申请 PCT/US1999/029781 1999.12.15

[87] 国际公布 W000/38038 英 2000.6.29

[85] 进入国家阶段日期 2001.6.21

[71] 专利权人 西门子信息及通讯网络公司

地址 美国佛罗里达州

[72] 发明人 S·沙菲尔 W·J·贝达

C·戈德

审查员 谷 威

[74] 专利代理机构 中国专利代理(香港)有限公司

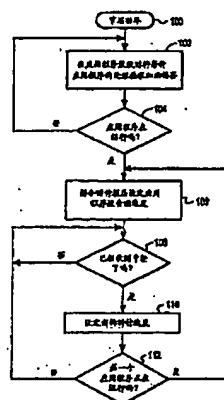
代理人 吴立明 张志醒

权利要求书 3 页 说明书 6 页 附图 2 页

[54] 发明名称 用于自动 CPU 速度控制的装置和方法

[57] 摘要

一种 CPU 速度控制系统, 这种系统用于具有也可以用电池工作的微处理器或微控制器的设备。该系统包括可编程频率合成器, 用以根据设备所执行的程序或中断给设备中的 CPU 和其他系统总线提供可变时钟频率。按照特定的应用程序或设备执行的任务或根据总 CPU 使用情况, 该频率合成器的输出可以动态变化。该设备和 CPU 的操作系统均能控制频率合成器的输出以确保 CPU 运行在可能的最佳功率水平。



ISSN 1000-4274

1. 一种中央处理单元 (CPU) 速度控制系统, 包括:  
一个或多个 CPU (20);  
输入/输出总线;  
5 存储器总线;  
适合于给所述的一个或多个 CPU, 所述的输入/输出总线和所述的存储器总线提供可变时钟频率的可编程频率合成器;  
适合于储存一个或多个应用程序特定 CPU 性能要求的存储器设备 (26); 以及  
10 按照所述的被储存的性能要求能使所述的各种时钟频率变化的改变装置。
2. 根据权利要求 1 的 CPU 速度控制系统:  
其中, 改变装置能使所述的一个或多个 CPU 的每一个改变其所述的自身时钟频率。
- 15 3. 根据权利要求 1 或 2 的 CPU 速度控制系统, 其中:  
改变装置能使所述的一个或多个 CPU 的每一个改变所述的可变时钟频率。
4. 根据前述权利要求任一个的 CPU 速度控制系统, 其中所述的存储器设备 (26) 包括适合于储存一个或多个中断处理例程的表 (28),  
20 所述的表进一步适合于储存对应于所述的一个或多个中断处理程序的一个或多个性能要求。
5. 根据前述权利要求任一个的 CPU 速度控制系统, 其中所述的存储器设备 (26) 包括存储对应于所述的 CPU 是否处于空闲状态的一个或多个性能参数的存储设备。
- 25 6. 根据前述权利要求任一个的 CPU 速度控制系统, 其中所述的改变装置包括将来自操作系统的命令发送给所述的频率合成器以使所述频率合成器改变其频率的装置。
7. 一种具有储存应用程序特定 CPU 处理要求的存储器设备 (26) 的计算机系统, 包括提供功率管理功能的系统, 包括:  
30 一个或多个 CPU (20);  
输入/输出总线;

存储器总线;

一个或多个智能时钟模块,用以给所述的一个或多个 CPU (20), 所述的 I/O 总线和所述的存储器总线提供一个或多个可编程可变工作频率,所述的工作频率是基于所述的应用程序特定性能要求。

- 5        8. 根据权利要求 7 的系统,其中所述的一个或多个 CPU (20) 可通过所述的智能时钟模块对所述的一个或多个 CPU 改变所述的工作频率输出以确保所述的一个或多个 CPU 的每一个能改变其自身的工作频率。

- 10       9. 一种具有储存应用程序特定 CPU 处理要求的存储器设备 (26) 的计算机系统,包括提供功率管理特点的系统,包括:

一个或多个 CPU (20);

输入/输出总线;

存储器总线;

- 15       CPU 资源利用监测器,用以决定被计算机系统使用的 CPU 资源的数量;和

智能时钟模块,用以根据所述的计算机所使用的 CPU 资源的数量给所述的一个或多个 CPU,所述的 I/O 总线和所述的存储器总线提供可变工作频率。

- 20       10. 根据权利要求 9 的系统,进一步包括用于设定预定阈值水平的装置,在该阈值水平上工作频率被自动改变。

11. 一种在一个具有 CPU, 存储器总线和 I/O 总线的计算机系统内用以对所述的 CPU, 所述的存储器总线和所述的 I/O 总线改变其频率的方法,该方法包括步骤:

- 25       提供一个或多个可编程频率合成器以提供一个或多个可变时钟频率;和

使所述的一个或多个可编程频率合成器提供的所述的一个或多个频率按一个或多个预定系统要求加以改变,包括对所述的存储器总线,所述的 I/O 总线和所述的 CPU,只要合适的活,改变所述的时钟频率的步骤。

- 30       12. 根据权利要求 11 的方法,进一步包括判断 CPU 使用水平的步骤。

13. 根据权利要求 12 的方法, 进一步包括对所述的 CPU 按 CPU 使用水平将其所述的时钟频率改变的步骤。

14. 根据权利要求 12 的方法, 进一步包括对一个或多个应用程序将 CPU 处理要求储存的步骤。

- 5      15. 根据权利要求 16 的方法, 进一步包括当所述的一个或多个应用程序在运行时, 按照所述的处理要求对所述的 CPU 改变其时钟频率的步骤。

## 用于自动 CPU 速度控制的装置和方法

本发明涉及一种中央处理单元 (CPU) 速度控制系统, 特别是涉及  
5 任务专用控制系统能使 CPU 按与所执行的特定任务相应的不同速度定  
时。

已知不同的 CPU 速度控制系统能使 CPU 和/或个人计算机 (PC)  
中的各种系统总线的时钟速度在非运行期间加以降低。这种 CPU 速度控  
制系统通常可以使用约 120 伏, 60 赫兹墙壁插孔电源的桌面型 PCS 的  
10 能耗减少。例如, 由于大量计算机开机时间延长, 甚至处于非有效使用  
状况仍有可能明显节省能耗。类似地, CPU 速度控制系统亦可以使便携  
式 PCS 的电池功率得到更有效的利用, 因而可以延长电池寿命或使用较  
小的电池。

在便携式和台式计算机中的功耗管理系统传统上依赖于硬件定时  
15 器, 这种定时器根据截止时间关闭不同的系统部件或降低对它们的功率。  
例如, 现行的“绿色计算机”节能标准容许在一段非活动期后将设备断  
电。特别是关闭监视器, 停止磁盘旋转, 最终按次序将整个系统关闭。  
因为处理器内时钟速度的迅猛增加, 在过去几年内节能特点变得越来越  
重要。特别是, 随着时钟速度的加快, 具有较快微处理器的系统较之于  
20 具有较慢时钟速度的微处理器系统要使用明显多的功率。例如, 一个 266  
MHz 的英特尔 II 处理器所消耗的电流是传统 75 MHz 奔腾处理器的三  
倍。而且, 不仅是 CPU, 通常整个系统均按单一时钟关闭, 所以所有的  
芯片部件, 包括 I/O 控制器, 存储器和其它部件在高时钟速度下所耗费  
的电流均高于计算机系统有效运行时所需要的实际值。

25 已经研制出 CPU 时钟控制系统。这类系统的例子在编号为 5546568,  
5504910, 5754869, 4819164, 5490059 和 5218704 的美国专利中已经公  
开。这类 CPU 控制系统通常包括 CPU 和供给 CPU 运行时钟的频率合成  
器, 这种时钟可工作在不同频率。这些 CPU 时钟控制系统按照一组不同  
的考虑变化频率合成器的时钟速度。这种考虑可包括, 例如, 系统活动  
30 的数量的频率, CPU 的温度以及计算机系统是否接收键盘输入或其它输  
入。不幸的是, 这种 CPU 速度控制系统依赖于速度控制的预防法, CPU

的停止或减速依据特殊判定标准。例如，CPU 的速度可以依据系统活动的数量，CPU 的温度或计算机系统是否探测到任何输入而加以改变。但是，CPU 时钟的速度通常与任务专用微处理器时钟的速度要求不相适配。因此需要有一种 CPU 速度控制系统，能使 CPU 的输入时钟按所执行的特定任务或应用程序加以改变。

本发明涉及的是 CPU 速度控制系统，用于亦可用电池工作的具有微处理器或微控制器的设备。该系统包括给设备中的 CPU 和其它系统总线提供可变时钟频率的频率合成器，这种可变时钟频率是根据设备执行的应用程序或中断而定的。根据本发明的一个方面，提供一种存储器装置，可将处理性能要求储存在表中以使频率合成器的输出依设备所执行的特定应用程序或任务而加以改变。该设备的操作系统和 CPU 均能够控制频率合成器的输出以确保 CPU 对任何给定任务而言运行于最佳功率水平。

参照如下详细说明和附图将会对本发明有更深入的理解。

图 1 是计算机方框图，包括按本发明一种特殊实施方案的 CPU 速度优化系统。

图 2 是流程图，说明根据本发明一种特殊实施方案的运行中的 CPU 速度控制系统。

本发明涉及一种控制系统，用于改变当执行预定应用程序或服务预定中断时与设备处理要求相应的 CPU 时钟速率。该系统包括可编程频率合成器，用以提供可变时钟频率给设备中的 CPU 和其它系统总线。虽然在图 1 中仅显示一种实施本发明的示范性 PC，但本发明的原理则完全适用于基于微处理器的其他类型的设备和/或电池驱动的智能设备，这些设备需要节省电池功率，例如 PCS，蜂窝电话，个人数字助理 (PDA) 以及像专用分支交换机 (PBXs) 和医疗设备这类电池支持的系统。

根据本发明的一个方面，CPU 速度控制系统能使时钟模块根据 CPU 是否空闲或从诸如鼠标或键盘接收输入而给 CPU 提供一种可编程可变时钟频率。

参照图 1，对一种实施 CPU 速度控制系统的示范性 PC，总体用标号 18 标识。但是，如上所述，本发明的原理适用于受控于 CPU 的其他系统类型，因而被视为在本发明的广义范围之内。

示例性 CPU 控制系统 18 包括 CPU 20，该 CPU 20 与智能可编程时



钟模块 50 相连接, 而模块 50 具有频率合成器, 为 CPU 20 提供时钟信号。根据本发明的这一方面, 为了确保 CPU 20 具有合适的工作频率, 采用反馈电路。特别是, 时钟模块 50 能将它输出的频率经线 51 通知 CPU 20, 反过来 CPU 20 则经线 49 指示时钟模块 50 按需要增加或降低其输出频率, 因而使 CPU 20 能调节其自身的工作时钟速度。该过程按一种恒定的方式经反馈环 51 加以重复以确保 CPU 20 维持合适的工作频率。

根据一组判断准则, 包括 CPU 20 是否正运行空闲任务, CPU 20 能决定对合适的操作所要求的合适的时钟频率。假如 CPU 20 正执行空闲任务, 这是一种典型情况, 则系统和/或 CPU 20 可进入慢速模式。类似地, 当 CPU 20 离开空闲任务, 则可启动快速模式。

在这种实施方案中, 时钟模块 50 对操作系统 (OS) 32 产生的信号给以响应, 这些信号储存在诸如随机存取存储器或电编程存储器, 如闪存存储器的存储器 26 内。存储器 26 同时还储存表 28, 该表用于保存标准中断处理程序信息, 包括中断清单和中断处理程序的地址。在本实施方案中, 表 28 可用于储存有关中断处理程序和它们有关的 CPU 操作要求的信息。特别是, 表 28 可用于储存一种预定最小时钟处理速度, 当 OS 32 处于空闲状态时, CPU 20 可用这种速度工作。因此, 作为一个例子, 假如 CPU 20 没有任务在执行, OS 32 可进入空闲状态, 因而产生一 OS 空闲信号。注意, 空闲信号的通知方法人所共知, 此处就不再加以说明。

在确定系统已经进入空闲状态后, OS 32 将访问表 28 并读出与 OS 空闲状态相关的 CPU 速度。相应地, OS 32 经线 19 将信号送至时钟模块 50, 指示它为 CPU 20 提供表 28 中规定的时钟速度。结果 CPU 20 的时钟速度将降至系统可合适工作的最低可能速度。

类似地, 当 OS 32 不再为空闲状态, 例如在接收键盘或鼠标中断之后, 表 28 可用于储存 CPU 20 时钟速度的预定值。典型地, 对于最大性能, 它要求 CPU 20 工作在它的最高额定时钟速度。因此, 一旦确定接收到键盘或鼠标的中断, OS 32 访问表 28 并决定与接收的特殊中断相联系的预定 CPU 工作时钟。相对应地, OS 32 则指示时钟模块 50 给 CPU 20 提供预定时钟频率。

因此, 在运行时, 系统进入一种模式, 在这种模式中当 OS 32 判断没有发生或在一段预定的时间内未曾发生过处理时, CPU 20 即工作在较低速度。当用户在键盘上击键, 移动鼠标或者进行某些其它活动时, OS 32

接收到中断, 将它与表 28 相对照, 然后指示时钟模块 50 提高对 CPU 20 的时钟频率。

根据本发明的另一方面, CPU 速度控制系统 18 对系统中的其它控制器和总线, 诸如存储控制器 22 和/或系统或外部总线控制器 24, 提供  
5 可编程可变时钟频率。在本发明的该方面, 每种控制器工作时钟频率的降低都将有益于节省总功率。对应地, 数据和命令也将通过数据/命令总线 21 以与之成比例的低速传递。

特别地, 时钟模块 50 经存储器时钟控制线 23 将时钟信号供给存储器  
器控制器 22, 而经系统总线时钟控制线 25 将时钟信号供给系统总线控  
10 制器 24。请注意, 此处虽然显示两条时钟控制线均起源于同一时钟模块 50, 但如果当用多时钟模块将不同的速度时钟信号供给每一控制器时, 则可以将存储器时钟控制线 23 和系统总线时钟控制线 25 分开。存储器  
控制器 22 还与存储器 26 连接, 存储器 26 除存储 OS 32 之外还储存应用  
程序 30。系统总线控制器 24 可以连接到可选的处部设备。因此, 如上  
15 所述, 当 OS 32 向时钟模块发送信号指示它给 CPU 20 提供在表 28 中规定的与 OS 总机信号相连系的时钟速度时, 存储器控制器 22 和系统控制  
器 24 均工作在特定的较低时钟速度。类似地, 一旦系统脱离 OS 空闲状  
态而时钟模块 50 的时钟输出增大, 则存储器控制器 22 和控制器 24 将提  
速。

20 按照本发明的另一种实施方案, OS 32 使用动态监视 CPU 使用水平  
的 CPU 实用程序控制时钟模块 50 的频率。这类 CPU 监控程序广泛存在,  
在许多情形下包含在操作系统软件中。CPU 的使用水平依据在某一给定  
时间内所执行的特殊应用程序和程序的数量而变。例如, 在一个具有 266  
MHz 的奔腾 II 处理器内, 诸如字处理程序的应用程序可仅要求 5-10 %  
25 的 CPU 20 资源, 而图形程序则可要求高达 90 %。其他的应用程序, 如  
计算机辅助设计 (CAD) 程序可要求上述两种之间的量, 为 35-40 %。  
因此, 执行字处理程序的 CPU, 不是工作在满时钟速度和使用仅 10 % 的  
周期, 而可以工作在 33 MHz 时钟并使用 90 % 的 CPU 周期。类似地, CAD  
程序可要求 CPU 工作在 150 MHz 以维持 90 % 的使用率。

30 根据 CPU 监控器提供的 CPU 使用值, OS 32 产生一中断信号给时  
钟模块 50 以指示它升高或降低供给 CPU 20 的时钟频率。作为另一种选  
择, OS 32 也可以这样编程, 使之仅当超过预定阈值时才发生中断。例

- 如,对于要求 CPU 工作在 30 MHz 的特殊程序 CPU 20 可定时至 40 MHz,因此仅要求 80% 的使用率。一旦运行另一程序, CPU 的使用率可增至 90%。在该点上,为防止可能的计算机崩溃, OS 32 发生一中断信号增加 CPU 20 的速度以返回到 80% CPU 使用率。类似地,当 CPU 利用率降低,
- 5 OS 32 产生中断使 CPU 速度降低。

根据本发明的另一种实施方案,操作系统 32 用于控制时钟模块 50 的频率以响应被系统执行的特殊应用程序或任务。例如,为了满载量工作,诸如字处理器的应用程序可以要求 266 MHz 奔腾处理器仅工作在 33 MHz,而高处理器需求的应用程序,如语音口授可要求全处理速度。

- 10 如上所述,存储设备 26 储存 OS 32,表 28 和应用程序 30。在这种特殊的实施方案中,每一中断处理程序均有一表示它的性能要求的内置号。当计算机系统已经启动后,通过 OS 32 或应用程序 30 将各种处理要求装入表 28。特别是,每种应用程序或其他任务均有一与之相连系的特殊预定最佳工作频率。典型地,这种规定可以在操作系统内完成。但是
- 15 可以想象,这种规定也可以在应用程序中或其他运行时间库内实现。如上所述,处理性能要求可以置放在列举中断和中断处理程序地址的同一表内(例如表 28)。

- 处理性能可以用多种方法计算。特别是,其性能可以是时间要求,如 5 微秒,表明每 5 微秒任务需要服务。当表装载时,对处理器性能进行
- 20 检查,同时将时钟速度装入表内。例如,奔腾需要比奔腾 II 更高的时钟速度以每 5 微秒服务中断。应当注意到,性能要求可以基于一标准基准,例如 Winstone 10.3,然后在装表时将它转换成对该处理器的时钟速度。

- 当一特定代码或应用程序被执行时和一特定中断被调用时,在装载
- 25 中断处理程序之前, OS 32 发送一命令至时钟模块 50 以输出合适的时钟频率。典型地,时钟模块 50 驱动整个系统总线(如上所述),因而降低对处理器,相关芯片,存储器,控制器等的功率要求。类似地,在多处处理器系统内(本文未示出),对每一处理器可采用分开的时钟模块 50,或采用一个时钟模块 50 驱动所有处理器时钟。在某些情形下,由于特殊的
- 30 的系统主板结构, CPU 和系统总线的时钟可采用各自的时钟模块。在这样一种情形下,可采用各自的编程时钟模块(未示出),它也可以对可储存在表 28 中的时钟值响应。但是,因为功率消耗总是与 CPU 的时钟

速度成正比, 所以降低功率消耗其成本最有效的方法是变化 CPU 时钟速度。

如上所述, 当 OS 空闲信号激活时, 出现最低功率消耗。但是, 当系统接收诸如通过鼠标输入或键盘输入的中断后, 对应于下一任务的时钟速度被置定。而且, 依据系统的类型, 系统可受益于在击键之间从高速向低速的切换, 反之亦然。一般而言, 因为用户每秒内最快也只能键入数个字符, 所以当使用这种切换时, 可以节省数以亿计的时钟周期。

在运行时, 系统即刻进入步骤 100 的节能子程序, 该子程序可以是启动过程的一种功能。在步骤 102, 当操作系统装入时, 或在应用程序情况下, 在程序库被装入的程序中, 不同的处理要求置放在存储器 26 的表 28 之中。

在步骤 104, 系统判断是否在执行应用程序和是否调用特殊中断处理程序, 在装入中断处理程序之前, 操作系统将一命令发送给步骤 106 内的智能时钟模块以置定合适的速度。但是, 如果应用程序没有执行, 则系统返回步骤 102 并进一步按要求装入应用程序。

在步骤 108, 系统判断是否已有中断被接收。如果有, 则在步骤 110 内, 系统将频率合成器置定到预先已调定并储存在表中的新时钟速度。如果没有收到中断, 系统则返回步骤 108 并继续等待中断。

依据在步骤 110 中置定的新时钟速度, 在步骤 112 内系统判断是否有另外的应用程序在执行。如没有其他应用程序在执行, 系统则再次返回步骤 108 以判断是否有另外的中断被接收。但是, 如有另外的应用程序在执行, 系统则返回步骤 106 并指示频率合成器置定与所执行的特殊应用程序相应的合适速度。

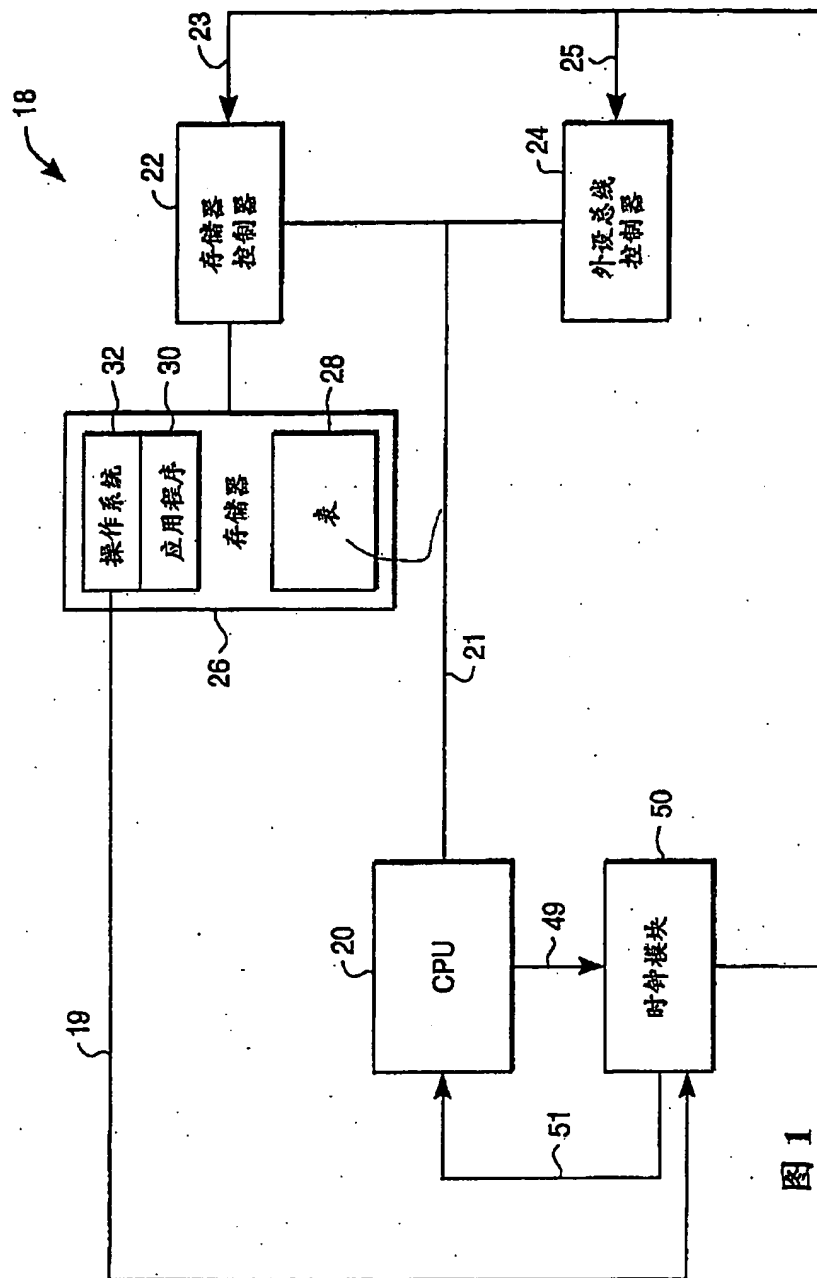


图 1

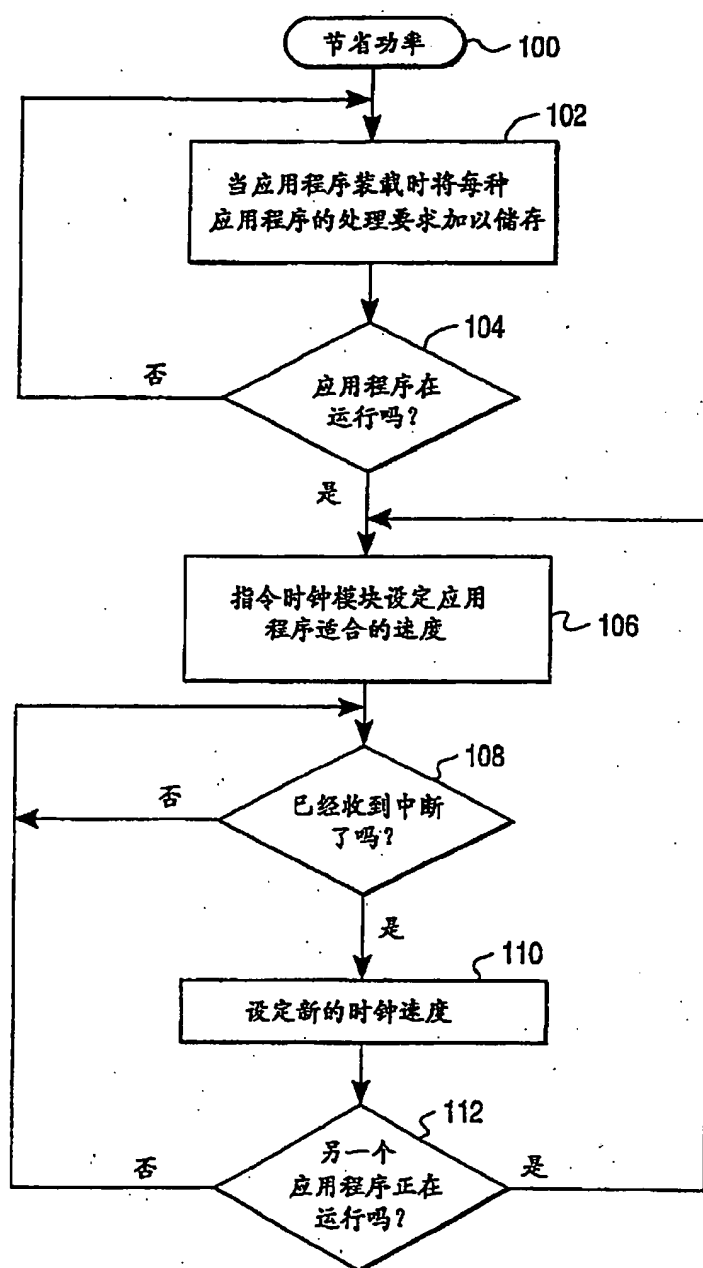


图2